



(19) JAPANESE PATENT OFFICE

BEST AVAILABLE COPY

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 08032111 A

(43) Date of publication of application: 02.02.98

(51) Int. Cl. H01L 33/00  
H01S 3/18

(21) Application number: 08188278

(22) Date of filing: 14.07.94

(71) Applicant: OMRON CORP

(72) Inventor: YANAGASE MASASHI  
IMAMOTO HIROSHI  
TAKAHASHI TOSHIYUKI

(54) SEMICONDUCTOR LIGHT EMITTING ELEMENT  
AS WELL AS LIGHT EMITTING DEVICE,  
PHOTODETECTOR, OPTICAL INFORMATION  
PROCESSOR, AND PHOTOCOUPLER UTILIZING  
THE ELEMENT

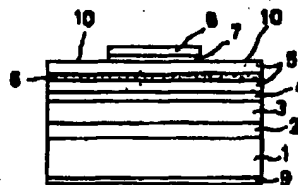
having excellent crystallinity can be formed.

COPYRIGHT: (C)1998,JPO

(57) Abstract

PURPOSE: To provide a highly reliable semiconductor light emitting element having a high luminous efficiency.

CONSTITUTION: An n-AlGaIn lower clad layer 2, p-GaInP active layer 3, p-AlGaInP upper clad layer 4, lower p-AlGaAs current diffusing layer 5, high-resistance layer 6, and upper p-AlGaAs current diffusing layer 7 are successively formed on an n-GaAs substrate 1 by growing crystals. The high-resistance layer 6 is formed by temporarily changing the dopant from Zn to Mg. Therefore, the electric current injected from a p-side electrode is sufficiently diffused in the lateral direction in cross section by the layer 6 and injected to nearly all area of the active layer 3. Since the layer 6 can be formed in a thin layer, the injected current can be increased without increasing the electrical resistance of a light emitting element. Since the layer 6 is thin, in addition, a semiconductor layer



(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平8-32111

(43)公開日 平成8年(1996)2月2日

(51)IntCl <sup>5</sup>	識別記号	庁内整理番号	FI	技術表示箇所
H01L 33/00	A			
	L			
	N			
H01S 3/18				

審査請求 未請求 請求項の数11 FD (全10頁)

(21)出願番号	特願平6-188275	(71)出願人	000002945 オムロン株式会社 京都府京都市右京区花園土堂町10番地
(22)出願日	平成6年(1994)7月14日	(72)発明者	柳ヶ瀬 雅司 京都府京都市右京区花園土堂町10番地 オムロン株式会社内
		(72)発明者	今本 浩史 京都府京都市右京区花園土堂町10番地 オムロン株式会社内
		(72)発明者	高橋 敏幸 京都府京都市右京区花園土堂町10番地 オムロン株式会社内
		(74)代理人	弁理士 中野 雅房

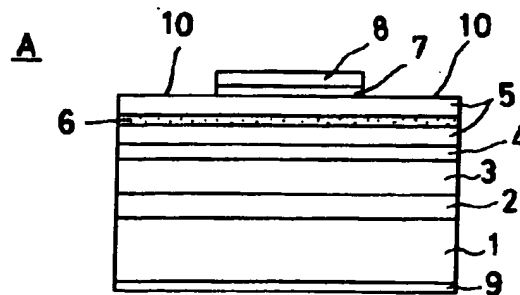
(54)【発明の名称】 半導体発光素子並びに当該半導体発光素子を利用した発光装置、光学検知装置、光学情報処理装置及び光結合装置

## (57)【要約】

【目的】 薄い高抵抗層を設けることにより信頼性の高い発光効率のよい半導体発光素子を提供する。

【構成】 n-GaAs基板1上に、n-AlGaInP下クラッド層2、p-GaInP活性層3、p-AlGaInP上クラッド層4、下側のp-AlGaAs電流拡散層5、高抵抗層8、上側のp-AlGaAs電流拡散層5を順次結晶成長させる。このとき、高抵抗層8は、ドーパントをZnからMgに一時的に変えることにより形成できる。

【効果】 p側電極からの注入電流は、高抵抗層によって断面積方向に十分に拡散され、活性層のほぼ全域に注入される。高抵抗層は薄い層から作成されるので、発光素子の電気抵抗が大きくなり注入電流を大きくすることができる。また、薄い層であるので結晶性に優れた半導体層を形成できる。



## 【特許請求の範囲】

【請求項1】 基板の上方に活性層が形成され、活性層上に複数の半導体層が積層され、当該半導体層上に部分的に表面電極が形成され、基板の下方に裏面電極が形成された表面出射型の半導体発光素子において、活性層と表面電極との間の前記半導体層内に高抵抗層を設けたことを特徴とする半導体発光素子。

【請求項2】 前記高抵抗層は、前記表面電極と前記活性層との間の電流経路の一部領域を横断するように形成されていることを特徴とする請求項1に記載の半導体発光素子。

【請求項3】 前記高抵抗層は、前記表面電極の電流注入領域の直下の少なくとも全体もしくは一部に設けられていることを特徴とする請求項1又は2に記載の半導体発光素子。

【請求項4】 基板の上方に活性層が形成され、活性層上に複数の半導体層が積層され、当該半導体層上に部分的に表面電極が形成され、基板の下方に裏面電極が形成された表面出射型の半導体発光素子において、前記半導体層内に当該半導体層と逆導電型の逆導電層を形成し、逆導電層に独立して電圧印加可能としたことを特徴とする半導体発光素子。

【請求項5】 前記活性層に注入する注入電流の流れる領域を制限する電流狭窄構造を有する請求項1、2、3又は4に記載の半導体発光素子。

【請求項6】 前記基板と前記活性層との間に多層反射膜を設けたことを特徴とする請求項1、2、3、4又は5に記載の半導体発光素子。

【請求項7】 請求項1、2、3、4、5又は6に記載の半導体発光素子と、当該半導体発光素子の出射光を略平行光に変換するレンズとからなる発光装置。

【請求項8】 請求項1、2、3、4、5又は6に記載の半導体発光素子と、当該半導体発光素子の出射光を集束させるレンズとからなる発光装置。

【請求項9】 請求項7又は8に記載の発光装置と、受光手段とを備えた光学検知装置。

【請求項10】 請求項7又は8に記載の発光装置と、当該発光装置の出射光を走査する走査手段と、受光手段とを備えた光学情報処理装置。

【請求項11】 請求項7又は8に記載の発光装置と、当該発光装置の出射光を反射する反射手段と、受光手段とを備えた光結合装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は半導体発光素子並びに当該半導体発光素子を利用した発光装置、光学検知装置、光学情報処理装置及び光結合装置に関する。具体的には、光通信又は光情報処理等の分野で重要である高効率、高出力の表面出射型半導体発光素子と、それらの半導体発光素子を用いた発光装置、光学検知装置、光学的

情報処理装置及び光結合装置に関する。

【0002】

【従来の技術】発光効率の向上ならびに光出力の高出力化を目指した半導体発光素子の一つとして、特開平3-171679号公報に開示されたものがある。この発光素子Nの断面構造を図16に示す。発光素子Nは、n-GaAs基板61の上にn-InGaAlP下クラッド層62、InGaAlP活性層63、p-InGaAlP上クラッド層64、p-GaAlAs電流拡散層65及びp-GaAsキャップ層66が順次積層され、このキャップ層66の上にAu-Znからなるp側電極67及びn-GaAs基板61の下面にAu-Geからなるn側電極68が形成されている。

【0003】この発光素子Nにおいて、p側電極67から注入された電流は図16の破線で示すように電流拡散層65において断面横方向に拡散され、p側電極67直下に流れる電流割合が減少し、p側電極67の周辺領域に対応する活性層63に注入される電流が増加する。この結果、活性層63で発光された光のうちp側電極領域により遮られる発光量が減少するとともにp側電極67の周辺領域からの発光量が増加し、発光素子Nの発光効率が向上する。

【0004】ここにおいて、電流拡散層65において注入された電流を横方向に十分に拡散させるためには、電流拡散層65の厚さを十分に大きくする必要がある。しかし、電流拡散層65の厚さを大きくすれば、電流拡散層65の抵抗が大きくなり注入電流が減少する。このため、発光素子Nにあっては抵抗率の低い材料を用いて電流拡散層65を構成している。

【0005】

【発明が解決しようとする課題】しかしながら、抵抗率の低い材料を用いたとしても比較的厚い電流拡散層65を形成する必要があるため、結晶性に優れた電流拡散層65を成長させにくいという問題点があった。また、電流拡散層65と上クラッド層64などとの熱膨張係数の違いによるストレスが大きく発光素子Nの信頼性にも問題があった。さらには、電流拡散層65の成長時間の増加に伴い、製造コストが高くなるという問題点があった。

【0006】本発明は叙上の従来例の欠点に鑑みてなされたものであり、その目的とするところは、厚い膜厚の電流拡散層を用いることなく注入電流を横方向に拡散させることにより上記問題点を解決することを目的としている。

【0007】

【課題を解決するための手段】本発明の第1の半導体発光素子は、基板の上方に活性層が形成され、活性層上に複数の半導体層が積層され、当該半導体層上に部分的に表面電極が形成され、基板の下方に裏面電極が形成された表面出射型の半導体発光素子において、活性層と表面

電極との間の前記半導体層内に高抵抗層を設けたことを特徴としている。

【0008】このとき、前記高抵抗層を表面電極と活性層との間の電流経路の一部領域を横断するように形成することとしてもよい。また、前記表面電極の電流注入領域の直下の少なくとも全体もしくは一部に設けることとしてもよい。

【0009】本発明の第2の半導体発光素子は、基板の上方に活性層が形成され、活性層上に複数の半導体層が積層され、当該半導体層上に部分的に表面電極が形成され、基板の下方に裏面電極が形成された表面出射型の半導体発光素子において、前記半導体層内に当該半導体層と逆導電型の逆導電層を形成し、逆導電層に独立して電圧印加可能としたことを特徴としている。

【0010】上記半導体発光素子にあっては、前記活性層に注入する注入電流の流れる領域を制限する電流狭窄構造を設けてもよい。また、前記基板と前記活性層との間に多層反射膜を設けるのが好ましい。

【0011】本発明の第1の発光装置は本発明の半導体発光素子と当該半導体発光素子の出射光を略平行光に変換するレンズとから構成され、本発明の発光装置は本発明の半導体発光素子と当該半導体発光素子の出射光を集束させるレンズとから構成される。

【0012】また、本発明の光学情報処理装置は、本発明の発光装置と当該発光装置の出射光を走査する走査手段と受光手段とを備えている。

【0013】さらに、本発明の光結合装置は、本発明の発光装置と当該発光装置の出射光を反射する反射手段と受光手段とを備えている。

【0014】

【作用】本発明による第1の半導体発光素子は、活性層と表面電極との間の半導体層内に高抵抗層を設けているので、表面電極から注入された電流は高抵抗層の存在によって半導体層の断面横方向に拡散される。この結果、高抵抗層を通過した注入電流は活性層のほぼ全面にわたって注入され、活性層で発光された光は表面電極周辺の上面発光窓から効率よく出射させることができる。この高抵抗層は高い抵抗値を有しているため、比較的薄い膜厚で十分に横方向に拡散させることができる。したがって、発光素子の信頼性が損なわれることなく半導体層を形成することができる。また、高抵抗層の膜厚は薄いので表面電極と裏面電極との間の電気抵抗も小さくて済み、大きな電流が注入されて発光素子の出力を高くすることができる。

【0015】このとき、表面電極と活性層との間の電流経路の一部領域を横断するように高抵抗層を設けると、注入された電流は高抵抗層の存在しない領域を流れるので、表面電極と裏面電極の間の電気抵抗をより小さくすることができる。このため、より大きな電流が注入され、さらに発光効率を高めることができる。

【0016】さらに、高抵抗層を表面電極の電流注入領域直下の少なくとも全体若しくは一部に設けることにすれば、表面電極から注入された電流がまっすぐに活性層に流れるのを阻止し、発光窓と対応する活性層領域へ電流を注入させることができる。したがって、より一層発光素子の発光効率を高めることができる。特に、電流狭窄構造をした発光素子にあっては、発光層と対応する活性層領域の中心部にまで電流を注入させることができるので、いわゆるリング発光を解消し、均一な発光領域を得ることができる。

【0017】本発明の第2の半導体発光素子にあっては、活性層と表面電極との間の半導体層内に形成された逆導電型の逆導電層は、電圧が印加されていない状態にあっては高抵抗層として働き、表面電極から注入された電荷は断面横方向に拡散され、逆導電層上面に蓄積される。このとき、逆導電層に電圧を印加すれば逆導電層は低抵抗層へと変わり、横方向に拡散された状態で蓄積された電荷は一気に活性層に注入される。したがって第2の発光素子にあっては、薄い逆導電層によって横方向に十分電流拡散させることができ、信頼性のある高発光効率及び高出力の発光素子とすることができる。

【0018】また、電流狭窄構造の発光素子とすることによって、発光窓に対応する活性層の領域に電流を注入することができるので、さらに発光効率を高めることができる。

【0019】さらに基板と活性層との間に多層反射膜を設けると、活性層から基板側へ出射された光を多層反射膜で反射させることにより表面電極側から外部へ出射させることができるので、より一層発光効率を向上させることができる。

【0020】またこれらの半導体発光素子を発光装置や光学検知装置、光学情報処理装置あるいは光結合装置に用いることにより、高分解能化させることができる。

【0021】

【実施例】図1に示すものは、本発明の一実施例である発光素子Aを示す断面構造図である。2は $n\text{-AlGaInP}$ 下クラッド層、3は $p^+\text{-GaInP}$ （もしくは $p^+\text{-AlGaInP}$ ）活性層、4は $p\text{-AlGaInP}$ 上クラッド層、5は $p\text{-AlGaAs}$ 電流拡散層、6は高抵抗層であって、発光素子AはGaAs基板1の上に下クラッド層2、活性層3、上クラッド層4及び下側の電流拡散層5を結晶成長させ、続いて高抵抗層6及び上側の電流拡散層5をそれぞれ結晶成長させた後、さらにその上に $p^+\text{-GaAs}$ キャップ層7が形成されている。これらのp型半導体層（活性層3からキャップ層7）には例えばドーパントとしてZnが用いられており、高抵抗層6はその抵抗率が高くなるようにドーパントを例えばMgに一時的に変えることによって結晶成長させ、薄い膜厚の高抵抗層6を形成している。なお、この高抵抗層6は電流拡散層5よりも高抵抗であるが、通常

の駆動電圧では電流が流れない程の絶縁層ではない。次いで、キャップ層7の上にはp側電極8が形成され、GaAs基板1の下面にはn側電極9が形成されている。

【0022】この発光素子Aにおける計算によって求めた注入電流の流れ方を図2(a)に示す。高抵抗層6にあっては抵抗率が高く電流が流れにくくなっており、図2(a)に示すように、p側電極8から注入された電流(図中の破線、以下同じ)は、高抵抗層6の存在により上側の電流拡散層5において断面横方向へ十分に拡散される。拡散された注入電流は活性層3のほぼ全域に注入され、活性層3のほぼ全領域から光が発光される。したがって、発光された光をp側電極8が形成されていない表面領域つまり発光窓10から効率よく取り出すことができる。一方、電流拡散層6が形成されただけの高抵抗層のない従来の発光素子Nにあっては、図2(b)に示すように本発明の発光素子Aと同じの電流拡散層5の厚さにした場合に横方向に十分に注入電流が拡散されていないことが分かる。このように、電流拡散層5内に高抵抗層6を設けることにより注入電流を断面横方向に十分に拡散させ、発光効率を高めることができる。また、高抵抗層6の膜厚を厚くすることなく注入された電流を拡散させることができるので、p側電極8とn側電極9との間の電気抵抗が大きくなり、注入電流を大きくすることができるので発光素子Aの光出力をより大きくすることもできる。さらに、結晶構造が比較的良好な状態で高抵抗層6等を形成させることができるので、発光素子Aの信頼性も損なわれることがない。

【0023】上記発光素子Aにあってはドーパントを変えることにより高抵抗層6を形成したが、ドーパントを変えることなく異種のドーパントを加える、例えばZnドーパントにMgを加えることにより高抵抗層6を形成することにしてもよく、ドーピング濃度を減らすことにより高抵抗層6を形成することもできる。このように結晶成長時にドーパントの種類を変えたり濃度を調整することによって簡単に高抵抗層6を形成することができ、製造コストを上げることなく発光素子Aを作製することができる。特にドーパントを変えることにすれば薄い高抵抗層6で注入電流を拡散させることができるので、発光素子Aを薄くできる点で好都合である。また、これ以外にも結晶成長された電流拡散層5に不純物イオンをイオン注入することによって高抵抗層6を形成してもよく、さらには他の異なる半導体材料を用いて高抵抗層6を形成することとしてもよい。前者の方法によればイオンの注入条件を変えることにより所望する領域に高抵抗層6を簡単に形成できる点で好ましく、後者の方法によればさらに薄い高抵抗層6を形成できる点で好ましい。また、以下に述べるような多重量子障壁構造を用いることによりさらに薄い高抵抗層6を形成することもできる。

【0024】図3は本発明の別な実施例である発光素子

Bの断面構造図であって、高抵抗層6に多重量子障壁構造を利用したものである。多重量子障壁構造とは、ポテンシャルバリアの不連続点で量子力学的に反射する電子波の特性を利用して、ポテンシャルバリアを仮想的に高めたものをいい、ポテンシャルの異なるウエル層とバリア層とが交互に積層されて構成される。この時、ウエル層とバリア層との境目などのポテンシャル不連続点で電子波の反射が起きるが、各反射点で反射された電子波の位相が、それぞれ反射点が一移動する度に $\pi$ の $n$ 倍( $n=1, 2, 3, \dots$ 、の整数)ずつずれているときには、入射された電子波は共振し、強く反射される。すなわち、ウエル層の厚さを $d_1$ 、バリア層の厚さを $d_2$ とし、入射する電子波のエネルギーを $E$ とすれば、

$$\begin{aligned} & (2m_1^* \times (E - \Delta E_c))^{1/2} \times (d_1/h) \\ &= (2m_2^* \times (E - \Delta E_c))^{1/2} \times (d_2/h) \\ &= 1/4 \end{aligned}$$

の関係を満たすようにウエル層及びバリア層の材料及び厚さを設計すれば、多重量子障壁構造を形成することができる。なおここで、 $m_1^*$ 、 $m_2^*$ はそれぞれウエル層及びバリア層における電子の有効質量、 $\Delta E_c$ は障壁ポテンシャル、 $h$ はプランク定数である。また、伝導帯の電子だけでなく価電子帯のホールについても同様なことが言える。

【0025】具体的に説明すると発光素子Bにあっては、ドーピングされていない $Al_{1-x}Ga_xInP$ ( $x=0.7$ )層6aとドーピングされていない $Al_{1-x}Ga_xInP$ ( $x=0.2$ )層6bが交互に10層ずつ積層されて多重量子障壁構造をなし、高抵抗層6が形成されている。この2種類の半導体層6a、6bは5原子層(mono layer)ずつ重なって一つの単位半導体層を構成しており、この単位半導体層が繰り返し10ペア積層されて高抵抗層6が構成されている。この多重量子障壁構造からなる高抵抗層6によってp側電極8から注入された電流は断面横方向に十分拡散される結果、発光素子Bの発光効率を高めることができる。

【0026】多重量子障壁構造を利用した高抵抗層6にあっては、上述したように適当な半導体材料及びウエル層とバリア層の厚さや周期を選択することによって、所望する条件の高抵抗層6を簡単に形成することができ、特に本実施例のように数原子層の半導体層6a、6bを10ペア程度繰り返して積層すればよいので、非常に薄い高抵抗層6を形成できる点で有利である。

【0027】図4(a)に示すものは本発明の別な実施例である発光素子Cを示す断面構造図であって、高抵抗層6はp側電極8から注入された電流経路の一部領域を横断するようにして電流拡散層5内に設けられている。この高抵抗層6は、半導体チップ11(GaAs基板1からキャップ層7)を形成した後水素イオンを所定の領域に層状にイオン注入することによって形成してある。この発光素子Cにおいては図4(b)に示すように

p側電極8から注入された電流は高抵抗層6によって断面横方向に拡散されるとともに、一部電流は高抵抗層6の設けられていない電流拡散層5を通過して活性層3に注入される。このような構造にすれば注入された電流は高抵抗層6の設けられていない領域を通過するので、p側電極8とn側電極9との間の電気抵抗が少なくなり活性層3への注入電流が増加する結果、発光効率をさらに高めることができる。また、このように高抵抗層6を一部領域に設けることで高抵抗層6両側に多くの注入電流が流れ、発光窓10からの発光量を大きくすることができる。さらに、絶縁層を設ける場合に比べ、p側電極8とn側電極9との間の電気抵抗が小さくなる点でも都合がよい。

【0028】このようなイオン注入法を用いれば、マスク形状を変えることにより簡単に所望する領域に高抵抗層6を形成できる。このため、p側電極8から離れた領域に高抵抗層6を設けないことも容易に可能であって、図示したようにp側電極8の電流注入領域直下の全部領域（一部の領域であってもよい）に設けることにすれば、p側電極8から注入された電流がまっすぐ活性層3に流れるのを防止し、発光窓10に対応する活性層3領域に電流を注入することができるので、特に好都合である。

$$d_{11} = \lambda_1 / 4n_1, d_{12} = \lambda_1 / 4n_2 \text{ (第1番目の多層反射膜層)}$$

$$d_{21} = \lambda_2 / 4n_1, d_{22} = \lambda_2 / 4n_2 \text{ (第2番目の多層反射膜層)}$$

$$d_{i1} = \lambda_i / 4n_1, d_{i2} = \lambda_i / 4n_2 \text{ (第i番目の多層反射膜層)}$$

となるように数ペアずつのi層の多層反射膜層12を積層することにより $\lambda_1$ から $\lambda_i$ までの波長を有するブロードな光を反射させることができ、活性層3で発光された幅広い波長の光を限無く発光窓10から取り出すことができる。また、斜め入射光も効率よく反射することができる。

【0032】図8(a)は本発明のさらに別な実施例である発光素子Eを示す断面構造図である。発光素子Eは電流狭窄構造をしており、電流拡散層5の上に形成したキャップ層7及び絶縁層13をエッチングして発光窓10を開口し、絶縁層13の上面全面に設けたp側電極8を開口領域の内周域でキャップ層7に接触させてある。この発光素子Eにおいては、p側電極8から注入された電流は図8(b)に示すように、高抵抗層6で断面横方向に拡散される結果、発光窓10に対応する活性層3の領域に電流が注入される。従来、電流狭窄構造をした発光素子においては、発光窓10に対応する活性層3の領域、特に中心領域には電流が注入されにくく、いわゆるリング発光を生じていたが、このように高抵抗層6を設けることにより発光窓10に対応する活性層3の中心領域まで注入電流を拡散することができ、均一な発光領域を得ることができる点で特に効果大きい。また図7に示す発光素子Fのように、p側電極8からの電流経路を

する。

【0029】さらに、注入イオンの種類や注入エネルギー強度、ドーズ量や注入後のアニール条件を適当に変えることにより、任意の高抵抗層6を容易に形成することができる。

【0030】図5に示すものは本発明のさらに別な実施例である発光素子Dを示す断面構造図である。発光素子Dにおいてはn-GaAs基板1と下クラッド層2との間に多層反射膜層12が設けられている。多層反射膜層12は屈折率の異なる2つの半導体層、例えばn-AlAs層12aとn-AlGaAs層12bを交互に積層した構造となっている。ここで、AlAs層12aの屈折率を $n_1$ 、AlGaAs層12bの屈折率を $n_2$ 、活性層3で発光された光の中心波長（真空中）を $\lambda$ とした時、2つの半導体層12a、12bの膜厚 $d_1$ 、 $d_2$ は

$$d_1 = \lambda / 4n_1, \dots \textcircled{1}$$

$$d_2 = \lambda / 4n_2, \dots \textcircled{2}$$

となるように形成されている。

【0031】この多層反射膜層12によって活性層3からGaAs基板1方向へ出射された光は発光窓10へと反射され、さらに発光効率を向上させることができる。また、少しずつ異なる波長 $\lambda_1, \lambda_2, \dots, \lambda_i$ に対して

妨げるようにしてp型電極の電流注入領域直下の領域に、高抵抗層6を設けることとしてもよい。このような構造の発光素子Fにおいては、活性層3の発光窓10に対応する領域により多くの電流を注入することができる。

【0033】また、図8(a)に示すものは本発明のさらに別な実施例である発光素子Gの断面構造図であって、電流拡散層5の上に形成されたキャップ層7及びp側電極8をエッチングして発光窓10を開口してある。また、高抵抗層6よりも下方の電流拡散層5には発光窓10に対応する領域の外周領域に絶縁層13が形成してあって、絶縁層13の内周領域が電流経路領域となった電流狭窄構造となっている。この発光素子Gにおいては、電流狭窄構造を構成する絶縁層13よりも上方に高抵抗層6が形成されており、p側電極8から注入された電流は図8(b)に示すように、高抵抗層6によって断面横方向に拡散され（この場合は電流経路に向う。）、拡散された電流は絶縁層13に囲まれた電流経路領域に流れ、活性層3の発光窓10と対向する領域近傍に注入される。この結果、高抵抗層6によって発光窓10に対応する領域よりも外側の注入電流は絶縁層13によって電流経路領域に集められ、活性層3に流れる電流量が多くなる。したがって、さらに発光素子Gの発光量を増や

すことができ、発光効率をより一層高めることができる。

【0034】電流狭窄構造は、発光素子Eのようにp側電極8直下に絶縁層13を設けたり、発光素子Gのように電流拡散層5に絶縁層13を設けることにより形成することができる。絶縁層13は例えば水素イオンを電流拡散層5などにイオン注入したり、ドーパントを注入しながら結晶成長させることによって設けることができるが、発光素子Gのように高抵抗層8より下方で活性層3により近いところに電流狭窄構造を形成した方がより狭

窄効果は大きく働くという利点がある。

【0035】また図9に示すように、第1の実施例である発光素子Aと同様にして結晶成長により半導体チップ14 (GaAs基板1からキャップ層7)を得た後、発光窓10を除く領域において半導体チップ14のキャップ層7から下クラッド層2に至る領域をエッチングして発光窓10の下にメサ部15を形成し、メサ部15の外周面からGaAs基板1の上面にわたる領域にSiO<sub>2</sub>などの絶縁層13を形成し、絶縁層13の上からメサ部15の外周面にp側電極8を形成するとともにp側電極8をキャップ層7の上面外周に接触させることとしてもよい。この発光素子Hによると、p側電極8から注入された電流が流れない半導体チップ14領域をエッチング除去されているので電流狭窄効果を最も高くすることができる。発光素子Hの発光効率をさらに向上させることができる。

【0038】図10に示すものは本発明のさらに別な実施例である発光素子Iを示す断面構造図である。発光素子Iは、n-GaAs基板1の上にn-AlGaInP下クラッド層2、p-AlGaInPもしくはp-GaInP活性層3、p-AlGaInP上クラッド層4、下側のp-AlGaAs電流拡散層5を結晶成長し、続いて、n型の逆導電層16、上側のp-AlGaAs電流拡散層5及びp-GaAsキャップ層7を順次結晶成長して半導体チップ17を得た後、半導体チップ17のp側電極8を形成する領域を除くキャップ層7を除去するとともに、逆導電層16までの上側の電流拡散層5を一部除去してある。p型半導体層(活性層3からキャップ層7)は例えばZnをドーブしながら結晶成長させることにより形成され、ドーパントをZnからSiに一時的に変えて結晶成長させることにより逆導電型の逆導電層16が形成されている。上側の電流拡散層5が除去されて露出された逆導電層16上面にはゲート電極18が形成されていて、外部からゲート電圧を印加することができるようになってい

る。また、キャップ層7上面にはp側電極8が、GaAs基板1の下にはn側電極9がそれぞれ形成されている。

【0037】この発光素子Iにあっては、ゲート電極18にゲート電圧が印加されていない状態にあっては、逆導電層16とその下の電流拡散層5の間が逆バイアスと

なって逆導電層16は絶縁層に近い高抵抗層として働き、電流がほとんど流れない状態となっている。このため、p側電極8から注入された電荷は、図11(a)に示すようにあたかもダムのごとく逆導電層16によってせき止められ、電流拡散層5の断面横方向に拡散され逆導電層16上面に蓄積される。この後、正のゲート電圧をゲート電極18に印加すると、逆導電層16は低抵抗層となって導電性となり、サイリスタにゲートオン信号が印加されたのと同様な働きを示し、図11(b)に示すように逆導電層16上面に蓄積された電荷は横方向に拡散された状態で一気に活性層3に注入される。この結果、活性層3のほとんどの領域において電荷が一気に流れ込み、発光素子Iの発光効率や最大光出力を高めることができる。

【0038】なおこの発光素子Iにあっては、ゲート電圧を印加した状態にしておく逆導電層16は低抵抗層として働くので、p側電極8から注入された電荷は逆導電層16上面に蓄積されない。このため、横方向に拡散されることなく注入電流がp側電極8から活性層3へと流れ、図11(c)に示すようにp側電極8直下の活性層3領域近傍にのみ電流が注入されるようになる。したがって、ゲート電極18にパルス状電圧を印加してパルス光源として利用するのが望ましい。

【0039】また、逆導電層16の形成にあっては不純物をドーブしながら結晶成長させるのみならず、半導体チップ17を結晶成長させた後にイオン注入を行なうことによってもよい。イオン注入することによれば、単一なドーパントでもって結晶成長を簡単に行なうことができるという利点がある。さらには、異なる半導体材料を用いて逆導電層16を形成することもでき、この場合には、適当なエッチャントを用いることによって逆導電層16をエッチストップ層として利用することができるので、簡単に上側の電流拡散層5を除去することができる。

【0040】また、図示はしないが、発光素子Eや発光素子Gなどのように電流狭窄構造をした発光素子に逆導電層を形成させることとしてもよい。この場合も、発光窓に対応する活性層3の領域、特に中心領域に十分に電流を注入させることができるので、より発光効率を高めリング発光を解消させる点で効果も大きいのはいうまでもない。

【0041】以上の各実施例においては、p型の半導体層(活性層3からキャップ層7)を用いて説明したが、もちろんn型の半導体層を用いて発光素子を形成することもできる。また、高抵抗層8や逆導電層16は電流拡散層5内に設けてあるが、必ずしも電流拡散層5内に設ける必要もなく電流拡散層5の上側若しくは下側など活性層3とキャップ層7との間に設けておけば、p側電極8から注入された電流を断面横方向に拡散することができる。また、電流拡散層5を設けることにより高抵抗層

6や逆導電層16の効果をより高めることができるが、電流拡散層5を設ける必要は必ずしもない。また、絶縁層13を下クラッド層2などに設けるなど電流狭窄構造を活性層3よりも下方に設けることとしてもよい。

【0042】このように本発明にあっては、高い発光効率でしかも出力の大きい小型の発光素子を提供することができる。特に電流狭窄構造をしたものにあっては、高出力の微小発光径の発光素子とすることができる。したがって、このような発光素子を利用することにより、高い分解能を有する高性能な光学装置を提供することができる。以下にその具体例について説明する。

【0043】図12は本発明の半導体発光素子21を利用した光学式距離センサJの概略を示す説明図である。この光学式距離センサJは、本発明の発光素子21及びコリメートレンズ22からなる投光部と、受光レンズ23及び位置検出素子24からなる受光部とから構成されている。

【0044】また、図12は当該距離センサJによって対象物25が有する凹凸の段差qを計測する場合を表わしている。半導体発光素子21から出射された光はコリメートレンズ22で平行光化された後、対象物25上に照射されてビームスポットSP<sub>1</sub>、SP<sub>2</sub>を生成し、それぞれビームスポットSP<sub>1</sub>、SP<sub>2</sub>の反射像を位置検出素子24上に結像させる。これらの結像位置は、位置検出素子24の信号線26、27で得た信号比をもって検出でき、その位置ずれ量より三角測量の原理を用いて段差qが算出される。

【0045】本発明の半導体発光素子21は、高出力かつ微小発光径のものである。通常の発光ダイオードすなわちその光の出射面積が350μm角程度あるので、長距離の検出や高精度の検出は難しいが、このような距離センサJに本発明による半導体発光素子21を用いれば、長距離検出が可能で、しかもビームスポット径が小さく、分解能を向上させることができる。レーザーダイオードを用いれば、長距離で高精度の検出が可能になるが、レーザー光線を用いるためにその安全面で問題がある。これに対し、本発明の半導体発光素子21のような構造の高出力、微小発光径の発光ダイオードを作製すれば、長距離でも検出可能で、しかもビームスポット径が小さく、分解能も高い安全な素子を得ることができる。

【0046】図13は本発明による半導体発光素子31を用いたバーコードリーダKを示す斜視図である。このバーコードリーダKは、半導体発光素子31、投光側集光レンズ32、回転多面鏡33、回転多面鏡33を一定方向に一定速度で回転させるスキナモータ34、等速走査レンズ35、受光側集光レンズ36、受光素子37から構成されている。

【0047】しかして、半導体発光素子31から出射された光は投光側集光レンズ32を通り、回転多面鏡33

で反射されるとともに水平方向にスキャンされ、等速走査レンズ35で等速化された後、バーコード38上で集光され、バーコード38上を走査される。さらに、バーコード38からの反射光は、受光側集光レンズ36により受光素子37上に集光されて検知され、バーコード信号が得られる。

【0048】このようなバーコードリーダKにおいて、例えば面発光型の従来のLED（発光径400μm）を用い、焦点距離f=15mmの集光レンズで250mm先のバーコード上に集光したとすると、その集光性の悪さのため、バーコード上でのビーム径は約8.7mm以上に大きくなり、バーコード（一般的に、最小線幅は0.2mm）は到底読取ることができない。

【0049】これに対し、本発明による半導体発光素子31を用いたバーコードリーダKにあっては、その発光径を10μm程度に微小発光径化できるので、同一条件で集光させた場合でもバーコード上のビーム径をバーコードの最小線幅以下（0.2mm弱）まで絞ることができる。バーコードを読み取ることができる。

【0050】図14に示すものは光結合装置であって、具体的には、本発明による半導体発光素子41を光源として用いた平面配置型フォトカプラLである。このフォトカプラLは半導体発光素子41と半導体受光素子42がそれぞれリードフレーム44、45にダイボンディングされており、さらに別なリードフレーム43、46にワイヤボンディングされており、その状態で透明エポキシ樹脂47内に封止されている。また、透明エポキシ樹脂47の表面には不透明な樹脂膜48が形成されている。一般にフォトカプラは発光素子と受光素子とが対面した形状のものが多いが、この平面配置型フォトカプラLは発光素子41と受光素子42が同一平面上に配置されていることが特徴となっている。

【0051】このような平面配置型フォトカプラLの場合、成形が簡単にできるので、作製が容易になるが、発光強度を大きくしないと高い結合効率を得られない点が問題である。このような形状のフォトカプラLにおいては、従来の半導体発光素子を用いるよりも本発明に係る発光素子41を用いた方が高出力の発光が得られるので、高い結合効率を得ることができる。また、透明エポキシ樹脂47を楕円球状に成形し、発光素子41、受光素子42を楕円球の各焦点に来るように配置すると、効率よくカップリングできるが、この際本発明による発光素子41を用いれば、発光径が小さいので、より高い結合効率を得ることができる。

【0052】図15に発光装置の一例として投光器Mについて説明する。この投光器Mは、本発明の半導体発光素子51を一方のリードフレーム52の上にダイボンディングすると共に他方のリードフレーム53にワイヤボンディングした状態で透明エポキシ樹脂等の封止樹脂54で所定形状に低圧注型して封止し、全体として角プロ

10

20

30

40

50



ック状の外形に構成されている。封止樹脂54の表面には多数の環状レンズ単位を同心状に配列したフレネル型平板状レンズ55が一体形成されると共に、表面の両側にはフレネル型平板状レンズ55と同じ高さ、あるいはフレネル型平板状レンズ55よりもやや高いアゴ部56を突設しており、アゴ部56によってフレネル型平板状レンズ55を保護している。

【0053】この投光器Mの場合、半導体発光素子51は、高い発光効率で、しかも微小な発光領域を有するものであるから、フレネル型平板状レンズ55により光の指向特性が狭小化し、出力が強く、かつ細いビームが長距離においても得られる。例えば、フレネル型平板状レンズ55を焦点距離 $f=4.5\text{mm}$ 、レンズ直径 $3.5\text{mm}$ とし、半導体発光素子51の発光窓を直径 $20\mu\text{m}$ にしたとき、 $1\text{m}$ の距離におけるビーム径は直径 $4\text{mm}$ 程度である。しかるに、従来より用いられている通常の発光ダイオード（すなわち、その光の出射面積が $350\mu\text{m}$ 角程度のもの）では、直径 $70\text{mm}$ 程度まで広がってしまうので、本発明による半導体発光素子51を用いて投光器Mを作製することにより大きなメリットが得られる。

【発明の効果】本発明による第1の半導体発光素子においては、活性層と表面電極との間の半導体層内の高抵抗層を設けることにより、膜厚を厚くすることなく断面横方向に十分に注入電流を拡散させ、活性層の全領域に大きい電流を注入することができる。したがって、結晶構造のよい半導体層を形成させることができ、信頼性を損なうことなく、高い発光効率及び高出力の発光素子を提供することができる。

【0054】このとき、表面電極と活性層との間の電流経路の一部領域を横断するように高抵抗層を設けると、注入された電流は高抵抗層の存在しない領域を流れるので、表面電極と裏面電極の間の電気抵抗をより小さくすることができる。このため、より大きな電流が注入され、さらに発光効率を高めることができる。

【0055】さらに、高抵抗層を表面電極の電流注入領域直下の少なくとも全体若しくは一部に設けることにすれば、表面電極から注入された電流がまっすぐに活性層に流れるのを阻止し、発光窓に対応する活性層領域へ電流を注入させることができる。したがって、より一層発光素子の発光効率を高めることができる。特に、電流狭窄構造をした発光素子にあっては、発光層と対応する活性層領域の中心部にまで電流を注入させることができるので、いわゆるリング発光を解消し、均一な発光領域を得ることができる。

【0056】本発明の第2の発光素子においては、活性層と表面電極との間の半導体層内に形成された逆導電型の逆導電層によって表面電極から注入された電荷は断面横方向に拡散され、逆導電層上面に蓄積される。このとき、逆導電層に独立して電圧を印加すれば逆導電層は低

抵抗層へと変わり、横方向に拡散された状態で蓄積された電荷は一気に活性層に注入される。したがって、薄い逆導電層によって注入電流を断面横方向に十分拡散させることができ、信頼性を損なうことなく高い発光効率及び高出力の発光素子を提供することができる。

【0057】また、電流狭窄構造の発光素子とすることによって、発光窓に対応する活性層の領域に電流を注入することができるので、さらに発光効率を高めることができる。

【0058】さらに基板と活性層との間に多層反射膜を設けると、活性層から基板側へ出射された光を多層反射膜で反射させることにより表面電極側から外部へ出射させることができるので、さらに発光効率を向上させることができる。

【0059】また、これらの半導体発光素子を発光装置や光学検知装置、光学情報処理装置あるいは光結合装置に用いることにより、高分解能化させることができる。

【図面の簡単な説明】

【図1】本発明の一実施例である半導体発光素子を示す断面構造図である。

【図2】(a)は同上の半導体発光素子における注入電流の電流経路を示す説明図、(b)は従来例の半導体発光素子における注入電流の電流経路を示す説明図である。

【図3】本発明の別な実施例である半導体発光素子を示す断面構造図である。

【図4】(a)は本発明のさらに別な実施例である半導体発光素子を示す断面構造図、(b)は当該発光素子における注入電流の電流経路を示す説明図である。

【図5】本発明のさらに別な実施例である半導体発光素子を示す断面構造図である。

【図6】(a)は本発明のさらに別な実施例である半導体発光素子を示す断面構造図、(b)は当該発光素子における注入電流の電流経路を示す説明図である。

【図7】本発明のさらに別な実施例である半導体発光素子を示す断面構造図である。

【図8】(a)は本発明のさらに別な実施例である半導体発光素子を示す断面構造図、(b)は当該発光素子における注入電流の電流経路を示す説明図である。

【図9】本発明のさらに別な実施例である半導体発光素子を示す断面構造図である。

【図10】本発明のさらに別な実施例である半導体発光素子を示す断面構造図である。

【図11】(a)(b)(c)は、同上の発光素子における動作説明図である。

【図12】本発明による半導体発光素子を用いた距離センサの構成を示す概略図である。

【図13】本発明による半導体発光素子を用いたバーコードリーダを示す斜視図である。

【図14】本発明による半導体発光素子を用いた平面配

置型フォトカプラを示す断面図である。

【図15】本発明による半導体発光素子を用いた投光器を示す斜視図である。

【図16】従来例である半導体発光素子の断面構造図である。

【符号の説明】

- 1 GaAs基板
- 3 活性層
- 4 上クラッド層
- 5 電流拡散層
- 6 高抵抗層

\* 8 p側電極

10 発光窓

12 多層反射膜層

18 逆導電型の逆導電層

18 ゲート電極

21、31、41、51 半導体発光素子

22 コリメートレンズ

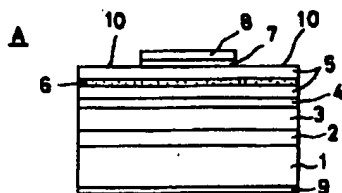
33 回転多面鏡

42 半導体受光素子

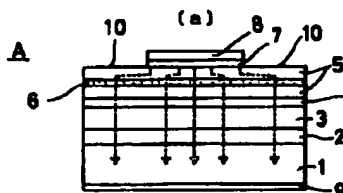
10 55 フレネル型平板状レンズ

\*

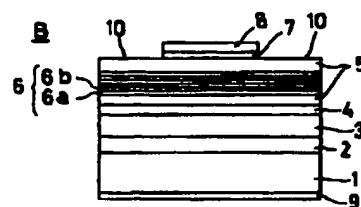
【図1】



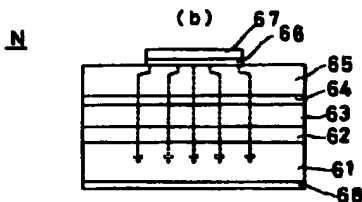
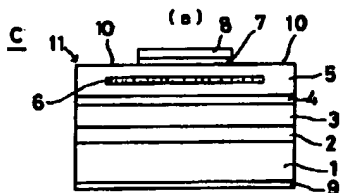
【図2】



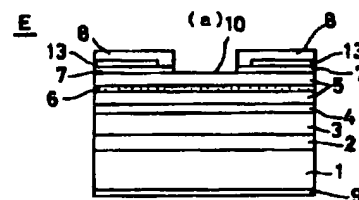
【図3】



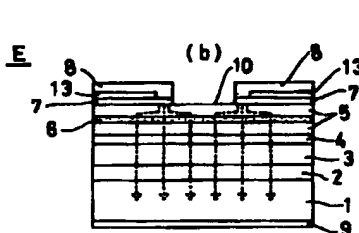
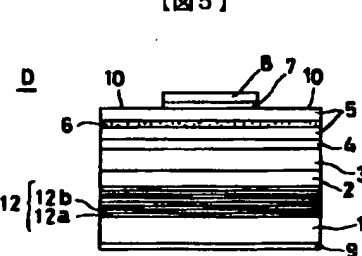
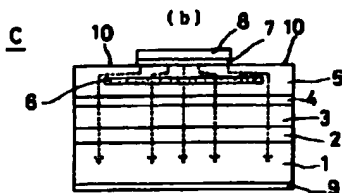
【図4】



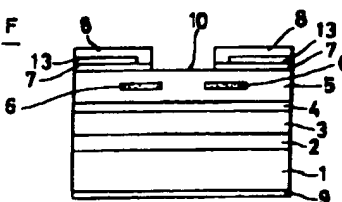
【図6】



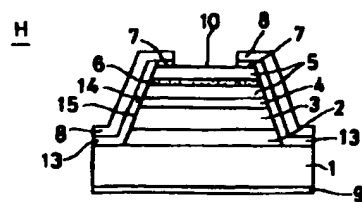
【図5】



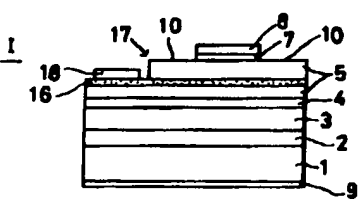
【図7】



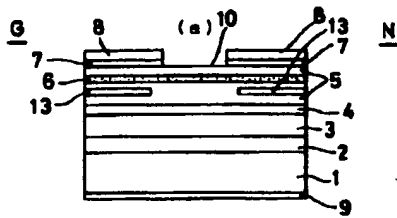
【図9】



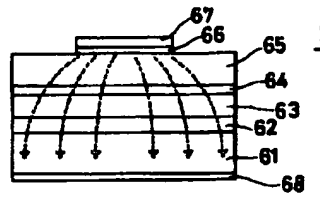
【図10】



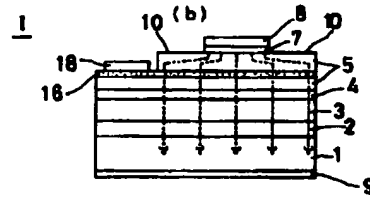
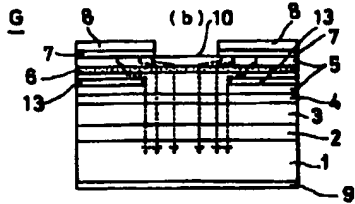
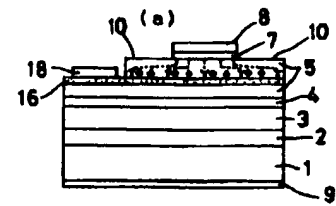
【図8】



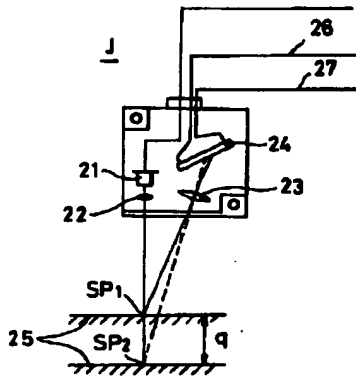
【図16】



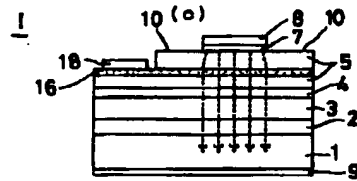
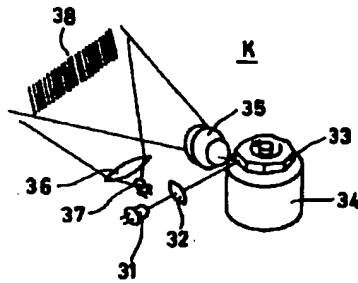
【図11】



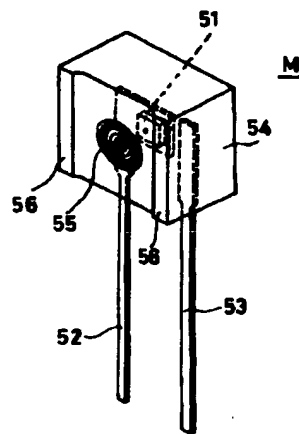
【図12】



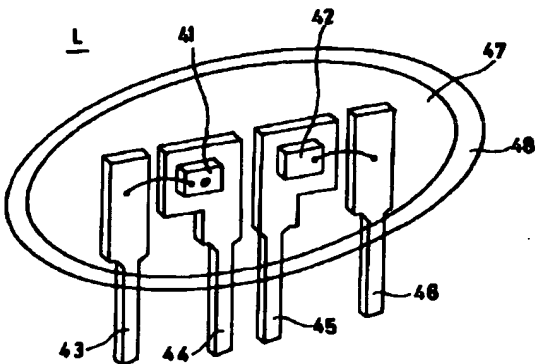
【図13】



【図15】



【図14】



**Disclaimer:**

This English translation is produced by machine translation and may contain errors. The JPO, the NCIP, and those who drafted this document in the original language are not responsible for the result of the translation.

**Notes:**

1. Untranslatable words are replaced with asterisks (\*).
2. Texts in the figures are not translated and shown as it is.

Translated: 00:14:32 JST 04/21/2005

Dictionary: Last updated 10/12/2004 / Priority:

---

**CLAIMS**

---

**[Claim(s)]**

[Claim 1] In the semi-conductor light emitting device of the surface outgoing radiation mold with which the barrier layer was formed above the substrate, two or more semi-conductor layers were laminated, the surface electrode was selectively formed on the semi-conductor layer concerned, and the rear electrode was formed under the substrate on the barrier layer. The semi-conductor light emitting device characterized by preparing a high resistance layer in said semi-conductor layer between a barrier layer and a surface electrode.

[Claim 2] Said high resistance layer is a semi-conductor light emitting device according to claim 1 characterized by being formed so that the partial field of the current route between said surface electrode and said barrier layer may be crossed.

[Claim 3] Said high resistance layer is a semi-conductor light emitting device [ directly under ] of the current injection region of said surface electrode according to claim 1 or 2 characterized by the whole or being prepared in part at least.

[Claim 4] In the semi-conductor light emitting device of the surface outgoing radiation mold with which the barrier layer was formed above the substrate, two or more semi-conductor layers were laminated, the surface electrode was selectively formed on the semi-conductor layer concerned, and the rear electrode was formed under the substrate on the barrier layer. The semi-conductor light emitting device characterized by having formed a semi-conductor layer and the reverse conductive layer of a reverse conductivity type concerned in said semi-conductor layer, and making voltage impressing possible independently at a reverse conductive layer.

[Claim 5] The semi-conductor light emitting device according to claim 1, 2, 3, or 4 which has the current stricture structure which restricts the field through which the inrush current poured into said barrier layer flows.

[Claim 6] The semi-conductor light emitting device according to claim 1, 2, 3, 4, or 5 characterized by preparing a multilayer reflecting film between said substrate and said barrier layer.

[Claim 7] Luminescence equipment which consists of a semi-conductor light emitting device

according to claim 1, 2, 3, 4, 5, or 6 and a lens which changes the emitted light of the semi-conductor light emitting device concerned into an abbreviation parallel beam.

[Claim 8] Luminescence equipment which consists of a semi-conductor light emitting device according to claim 1, 2, 3, 4, 5, or 6 and a lens on which the emitted light of the semi-conductor light emitting device concerned is converged.

[Claim 9] Optical detection equipment equipped with luminescence equipment according to claim 7 or 8 and a light-receiving means.

[Claim 10] Optical-information-processing equipment equipped with luminescence equipment according to claim 7 or 8, a scanning means to scan the emitted light of the luminescence equipment concerned, and the light-receiving means.

[Claim 11] Optical coupling equipment equipped with luminescence equipment according to claim 7 or 8, a reflective means to reflect the emitted light of the luminescence equipment concerned, and the light-receiving means.

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the luminescence equipment, the optical detection equipment, optical-information-processing equipment, and optical coupling equipment using a semi-conductor light emitting device and the semi-conductor light emitting device concerned. Specifically, it is related with the luminescence equipment, the optical detection equipment, the optical information processor, and optical coupling equipment using an important well head, high-output surface outgoing radiation mold semi-conductor light emitting devices, and those semi-conductor light emitting devices in fields, such as optical communication or optical information processing.

[0002]

[Description of the Prior Art] There are some which were indicated by JP,H3-171679,A as one of the semi-conductor light emitting devices which aimed at the improvement in luminous efficiency, and the high increase in power of the optical output. The section structure of this light emitting device N is shown in drawing 16. As for the light emitting device N, the sequential laminating of the n-InGaAlP lower clad layer 62, the InGaAlP barrier layer 63, the p-InGaAlP top cladding layer 64, the p-GaAlAs current diffusion layer 65, and the p-GaAs cap layer 66 is carried out on n-GaAs substrate 61. The n lateral electrode 68 which consists of Au-germanium is formed in the underside of the p lateral electrode 67 which consists of Au-Zn on this cap layer 66, and n-GaAs substrate 61.

[0003] In this light emitting device N, as the broken line of drawing 16 shows, in the current diffusion layer 65, it is spread in a cross-sectional longitudinal direction, and the current rate of flowing directly under p lateral electrode 67 decreases, and the current poured into the barrier layer 63 corresponding to the adjacent spaces of the p lateral electrode 67.

**[0005]**

[0006] The place which this invention is made in view of the fault of above-stated conventional parallel, and is made into the object aims at solving the above-mentioned trouble by making a longitudinal direction diffuse an inrush current, without using the current diffusion layer of thick thickness.

**[Means for solving problem] As for the 1st semi-conductor light emitting device of this invention, a barrier layer is formed above a substrate. In the semi-conductor light emitting device of the surface outgoing radiation mold with which two or more semi-conductor layers were laminated, the surface electrode was selectively formed on the semi-conductor layer concerned, and the rear electrode was formed under the substrate on the barrier layer, it is characterized by preparing a high resistance layer in said semi-conductor layer between a barrier layer and a surface electrode.**

[0009] As for the 2nd semi-conductor light emitting device of this invention, a barrier layer is formed above a substrate. In the semi-conductor light emitting device of the surface outgoing radiation mold with which two or more semi-conductor layers were laminated, the surface electrode was selectively formed on the semi-conductor layer concerned, and the rear electrode was formed under the substrate on the barrier layer A semi-conductor layer

and the reverse conductive layer of a reverse conductivity type concerned are formed in said semi-conductor layer, and it is characterized by making voltage impressing possible independently at a reverse conductive layer.

[0010] If it is in the above-mentioned semi-conductor light emitting device, you may establish the current stricture structure which restricts the field through which the inrush current poured into said barrier layer flows. Moreover, it is desirable to prepare a multilayer reflecting film between said substrate and said barrier layer.

[0011] The 1st luminescence equipment of this invention consists of lenses which change the emitted light of the semi-conductor light emitting device of this invention, and the semi-conductor light emitting device concerned into an abbreviation parallel beam, and the luminescence equipment of this invention consists of lenses on which the emitted light of the semi-conductor light emitting device of this invention and the semi-conductor light emitting device concerned is converged.

[0012] Moreover, the optical-information-processing equipment of this invention is equipped with the scanning means and the light-receiving means of scanning the emitted light of the luminescence equipment of this invention, and the luminescence equipment concerned.

[0013] Furthermore, the optical coupling equipment of this invention is equipped with the reflective means and the light-receiving means of reflecting the emitted light of the luminescence equipment of this invention, and the luminescence equipment concerned.

[0014]

[Function] Since the 1st semi-conductor light emitting device by this invention has prepared the high resistance layer in the semi-conductor layer between a barrier layer and a surface electrode, the current poured in from the surface electrode is diffused in the cross-sectional longitudinal direction of a semi-conductor layer by existence of a high resistance layer. As a result, the inrush current which passed the high resistance layer can make the light of a barrier layer which was mostly poured in over the whole surface and emitted light by the barrier layer emit efficiently from the top-face light-emitting window of the surface electrode circumference. Since this high resistance layer has high resistance, a longitudinal direction can be made to fully diffuse it in comparatively thin thickness. Therefore, a semi-conductor layer can be formed, without spoiling the dependability of a light emitting device. Moreover, since it is thin, the electric resistance between a surface electrode and a rear electrode is also small, and it ends, and a big current is poured in, and the thickness of a high resistance layer can make the output of a light emitting device high.

[0015] Since the poured-in current will flow through the field where a high resistance layer does not exist if a high resistance layer is prepared at this time so that the partial field of the current route between a surface electrode and a barrier layer may be crossed, the electric resistance between a surface electrode and a rear electrode can be made smaller. For this reason, a bigger current is poured in and luminous efficiency can be raised further.

[0016] Furthermore, it can prevent that the current directly under a current injection region of a surface electrode poured in from the surface electrode when deciding the whole or to

prepare in part at least flows through a high resistance layer into a barrier layer straightly, and a current can be made to pour in to a light-emitting window and a corresponding active layer region. Therefore, the luminous efficiency of a light emitting device can be raised further. Since a current can be made to pour even into the core of a luminous layer and a corresponding active layer region if it is in the light emitting device which has current stricture structure especially, what is called ring luminescence can be canceled and a uniform luminous region can be obtained.

[0017] If the reverse conductive layer of the reverse conductivity type formed in the semi-conductor layer between a barrier layer and a surface electrode if it was in the 2nd semi-conductor light emitting device of this invention is in the state where voltage is not impressed, it works as a high resistance layer, and the charge poured in from the surface electrode is diffused in a cross-sectional longitudinal direction, and is accumulated in a reverse conductive layer top face. At this time, if voltage is impressed to a reverse conductive layer, a reverse conductive layer will change to a lower resistance layer, and the charge accumulated in the state where it was spread in the longitudinal direction is poured in at a stretch at a barrier layer. Therefore, even if it is in the 2nd light emitting device, a longitudinal direction can be made to be able to carry out current diffusion enough by a thin reverse conductive layer, and it can be considered as reliable high luminous efficiency and high-output light emitting device.

[0018] Moreover, since a current can be poured into the field of the barrier layer corresponding to a light-emitting window by considering it as the light emitting device of current stricture structure, luminous efficiency can be raised further.

[0019] Since you can make it emitted to the exterior from the surface electrode side by reflecting the light emitted to the substrate side from the barrier layer with a multilayer reflecting film if a multilayer reflecting film is furthermore prepared between a substrate and a barrier layer, luminous efficiency can be raised further.

[0020] Moreover, it can be made to high-resolution-ize by using these semi-conductor light emitting devices for luminescence equipment, optical detection equipment, optical-information-processing equipment, or optical coupling equipment.

[0021]

[Working example] What is shown in drawing 1 is section structure drawing showing the light emitting device A which is one example of this invention. A n-AlGaInP lower clad layer and 3 2 A p-GaInP (or p-AlGaInP) barrier layer, A p-AlGaInP top cladding layer and 5 4 A p-AlGaAs current diffusion layer, 6 is a high resistance layer and the light emitting device A carries out crystal growth of the lower clad layer 2, a barrier layer 3, the top cladding layer 4, and the lower current diffusion layer 5 on GaAs substrate 1. Then, after carrying out crystal growth of the high resistance layer 6 and the upper current diffusion layer 5, respectively, the p+-GaAs cap layer 7 is further formed on it. Zn is used for these p type semiconductor layers (from the barrier layer 3 to the cap layer 7) as a dopant, and by changing a dopant into Mg temporarily so that the resistivity may become high, crystal



growth is carried out, and the high resistance layer 6 forms the high resistance layer 6 of thin thickness, and is. In addition, this high resistance layer 6 is not an insulating layer which is like [ into which a current does not flow by the usual driver voltage rather than the current diffusion layer 5 although it is high resistance ]. Subsequently, the p lateral electrode 8 is formed on the cap layer 7, and the n lateral electrode 9 is formed in the underside of GaAs substrate 1.

[0022] How to flow through the inrush current searched for by calculation in this light emitting device A is shown in drawing 2 (a). The current poured in from the p lateral electrode 8 as it was hard to flow through a current and resistivity had become high if it is in the high resistance layer 6, and shown in drawing 2 R> 2 (a) (broken line in drawing.) the following – being the same – in the upper current diffusion layer 5, it is fully spread to a cross-sectional longitudinal direction by existence of the high resistance layer 6. the diffused inrush current – a barrier layer 3 – being mostly poured into the whole region – a barrier layer 3 – light emits light from all the fields mostly. Therefore, the light which emitted light can be efficiently taken out from the surface area 10, i.e., a light-emitting window, in which the p lateral electrode 8 is not formed. If it is in the conventional light emitting device N which, on the other hand, does not have the high resistance layer in which the current diffusion layer 65 was formed, as shown in drawing 2 (b), when it is made the thickness of the same current diffusion layer 65 as the light emitting device A of this invention, it turns out that the inrush current is not fully spread in a longitudinal direction. Thus, by forming the high resistance layer 6 in the current diffusion layer 5, a cross-sectional longitudinal direction is made to fully diffuse an inrush current, and luminous efficiency can be raised. Moreover, since the current poured in without thickening thickness of the high resistance layer 6 can be diffused, the electric resistance between the p lateral electrode 8 and the n lateral electrode 9 does not become large, but since an inrush current can be enlarged, the optical output of the light emitting device A can also be enlarged more. Furthermore, since the crystal structure can make high resistance layer 6 grade form in the comparatively good state, the dependability of the light emitting device A is not spoiled, either.

[0023] [ if it was in the above-mentioned light emitting device A, formed the high resistance layer 6 by changing a dopant, but ] A dopant of a different kind is added, without changing a dopant, for example, by adding Mg to Zn dopant, you may decide to form the high resistance layer 6, and the high resistance layer 6 can also be formed by reducing doping concentration. Thus, the light emitting device A can be produced, without being able to form the high resistance layer 6 easily and raising a manufacturing cost by changing the class of dopant at the time of crystal growth, or adjusting concentration. Since an inrush current can be diffused in the thin high resistance layer 6 if especially a dopant will be changed, it is convenient at the point which can make the light emitting device A thin. Moreover, by carrying out the ion implantation of the impurity ion to the current diffusion layer 5 by which crystal growth was carried out besides this, the high resistance layer 6 may be formed and it is still better also as forming the high resistance layer 6 using other different



example, and just to laminate, it is advantageous at the point which can form the very thin high resistance layer 6.

[0027] What is shown in drawing 4 (a) is section structure drawing showing the light emitting device C which is another example of this invention, and as the high resistance layer 6 crosses the partial field of the current route poured in from the p lateral electrode 8, it is prepared in the current diffusion layer 5. This high resistance layer 6 is formed by carrying out the ion implantation of the hydrogen ion to the shape of a layer to a predetermined field, after forming the semiconductor chip 11 (from GaAs substrate 1 to the cap layer 7). As this light emitting device C is shown in drawing 4 (b), while diffusing the current poured in from the p lateral electrode 8 in a cross-sectional longitudinal direction by the high resistance layer 6, a current is poured into a barrier layer 3 through the current diffusion layer 5 in which the high resistance layer 6 is not formed in part. Since the current poured in when making it such structure passes along the field in which the high resistance layer 6 is not formed, as a result of the electric resistance between the p lateral electrode 8 and the n lateral electrode 9 decreasing and the inrush current to a barrier layer 3 increasing, luminous efficiency can be raised further. Moreover, many inrush currents can flow into high resistance layer 6 both sides by forming the high resistance layer 6 in a field in part in this way, and light quantity from a light-emitting window 10 can be enlarged. Furthermore, compared with the case where an insulating layer is prepared, it is convenient also at the point that the electric resistance between the p lateral electrode 8 and the n lateral electrode 9 becomes small.

[0028] If such ion-implantation is used, the high resistance layer 6 can be formed in the field for which it asks simply by changing mask shape. For this reason, if it is made the thing directly under a current injection region of the p lateral electrode 8 for which all are prepared in a field (you may be some fields) as it is also easily possible not to form the high resistance layer 6 in the field distant from the p lateral electrode 8 and being illustrated. Since it can prevent that the current poured in from the p lateral electrode 8 flows into the straight barrier layer 3 and a current can be poured into barrier layer 3 field corresponding to a light-emitting window 10, it is especially convenient.

[0029] Furthermore, the high resistance layer 6 of arbitration can be easily formed by changing suitably the class of pouring ion, infused energy reinforcement and a dose, and the annealing conditions after pouring.

[0030] What is shown in drawing 5 is section structure drawing showing the light emitting device D which is still more nearly another example of this invention. If it is in the light emitting device D, the multilayer reflecting film layer 12 is formed between n-GaAs substrate 1 and the lower clad layer 2. The multilayer reflecting film layer 12 has structure which laminated by turns two semi-conductor layers 12a from which a refractive index differs, for example, a n-AlAs layer, and n-AlGaAs layer 12b. When the center wavelength (inside of a vacuum) of the light which emitted light in the refractive index of the AlAs layer 12a, and emitted light by n2 and a barrier layer 3 in the refractive index of n1 and AlGaAs

layer 12b here is set to  $\lambda$ , Two semi-conductor layers 12a, the thickness  $d_1$  of 12b, and  $d_2$  are  $d_1 = \lambda/4n_1$  ....  $d_2 = \lambda/4n_2$  .... It is formed so that it may become

[0031] It is reflected in a light-emitting window 10 by this multilayer reflecting film layer 12, and the light emitted in the GaAs substrate 1 direction from the barrier layer 3 can raise luminous efficiency further by it. Moreover, different wavelength  $\lambda_1$  little by little,  $\lambda_2$ , ...,  $\lambda_i$  are received.  $d_{11} = \lambda_1/4n_1$ ,  $d_{12} = \lambda_1/4n_2$  (1st multilayer reflecting film layer)

$d_{21} = \lambda_2/4n_1$ ,  $d_{22} = \lambda_2/4n_2$  (2nd multilayer reflecting film layer)

---  $d_{i1} = \lambda_i/4n_1$ ,  $d_{i2} = \lambda_i/4n_2$  (i-th multilayer reflecting film layer)

A broadcloth light which has the wavelength from  $\lambda_1$  to  $\lambda_i$  by laminating the multilayer reflecting film layer 12 of i layer of every a number pair can be reflected so that it may become, and the light of the broad wavelength which emitted light by the barrier layer 3 can be everywhere taken out from a light-emitting window 10. Moreover, oblique-incidence light can also be reflected efficiently.

[0032] Drawing 6 (a) is section structure drawing showing the light emitting device E which is still more nearly another example of this invention. It is having current stricture structure, and the light emitting device E etches the cap layer 7 and insulating layer 13 which were formed on the current diffusion layer 5, and opening of the light-emitting window 10 is carried out, and it has contacted the p lateral electrode 8 prepared all over the top face of an insulating layer 13 to the cap layer 7 in the inner circumference region of an opening region. A current is poured into the field of the barrier layer 3 corresponding to a light-emitting window 10, as a result of being spread in a cross-sectional longitudinal direction in the high resistance layer 6 as the current poured in from the p lateral electrode 8 is shown in drawing 6 (b) if it is in this light emitting device E. Although the current was hard to be poured into the field of the barrier layer 3 corresponding to a light-emitting window 10, especially the central region and what is called ring luminescence was conventionally produced in the light emitting device which has current stricture structure. Thus, effectiveness is large by forming the high resistance layer 6 at especially the point that an inrush current can be diffused to the central region of the barrier layer 3 corresponding to a light-emitting window 10, and a uniform luminous region can be obtained. Moreover, it is good also as forming the high resistance layer 6 in the field directly under a current injection region of a p type electrode like the light emitting device F shown in drawing 7, as the current route from the p lateral electrode 8 is barred. If it is in the light emitting device F of such structure, many currents can be poured in by the field corresponding to the light-emitting window 10 of a barrier layer 3.

[0033] Moreover, what is shown in drawing 8 (a) etches the cap layer 7 and the p lateral electrode 8 which are section structure drawing of the light emitting device G which is still more nearly another example of this invention, and were formed on the current diffusion layer 5, and has carried out opening of the light-emitting window 10. Moreover, the

insulating layer 13 is formed in the periphery field of a light-emitting window 10 and a corresponding field rather than the high resistance layer 6 at the downward current diffusion layer 5, and the inner circumference field of the insulating layer 13 has current stricture structure used as a current route field. If it is in this light emitting device G, as the high resistance layer 6 is formed up rather than the insulating layer 13 which constitutes current stricture structure and the current poured in from the p lateral electrode 8 is shown in drawing 8 (b) It is spread in a cross-sectional longitudinal direction by the high resistance layer 6 (in this case, a current route other side.), and the diffused current flows into the current route field surrounded by the insulating layer 13, and is poured in near the light-emitting window 10 of a barrier layer 3, and the field which counters. As a result, by the high resistance layer 6, the inrush current outside the field corresponding to a light-emitting window 10 is brought together in a current route field by the insulating layer 13, and its amount of currents which flows into a barrier layer 3 increases. Therefore, the light quantity of the light emitting device G can be increased further, and luminous efficiency can be raised further.

[0034] Current stricture structure can be formed by forming an insulating layer 13 directly under p lateral electrode 8 like the light emitting device E, or forming an insulating layer 13 in the current diffusion layer 5 like the light emitting device G. Although an insulating layer 13 can be formed by carrying out crystal growth, carrying out the ion implantation of the hydrogen ion to the current diffusion layer 5 etc., or pouring in a dopant There is an advantage that the direction which formed current stricture structure in the near place by the barrier layer 3 in the lower part from the high resistance layer 6 like the light emitting device G commits the strangulation effectiveness greatly more.

[0035] Moreover, as shown in drawing 9, after obtaining the semiconductor chip 14 (from GaAs substrate 1 to the cap layer 7) with crystal growth like the light emitting device A which is the 1st example, Etch the field from the cap layer 7 of the semiconductor chip 14 to the lower clad layer 2 in the field except a light-emitting window 10, and the mesa section 15 is formed under a light-emitting window 10. While forming the insulating layers 13, such as SiO<sub>2</sub>, in the field covering the top face of GaAs substrate 1 from the peripheral face of the mesa section 15 and forming the p lateral electrode 8 in the peripheral face of the mesa section 15 from on an insulating layer 13, it is good also as contacting the p lateral electrode 8 on the top-face periphery of the cap layer 7. According to this light emitting device H, since etching removing of the semiconductor chip 14 field through which the current poured in from the p lateral electrode 8 does not flow is carried out, a current constriction effect can be made the highest, and the luminous efficiency of the light emitting device H can be raised further.

[0036] What is shown in drawing 10 is section structure drawing showing the light emitting device I which is still more nearly another example of this invention. On n-GaAs substrate 1, the light emitting device I carries out crystal growth of the n-AlGaInP lower clad layer 2, p-AlGaInP or the p-GaInP barrier layer 3, the p-AlGaInP top cladding layer 4, and the

lower p-AlGaAs current diffusion layer 5, and continues. After carrying out crystal growth of the n type reverse conductive layer 16, the upper p-AlGaAs current diffusion layer 5, and the p+-GaAs cap layer 7 one by one and obtaining the semiconductor chip 17, While removing the cap layer 7 except the field which forms the p lateral electrode 8 of the semiconductor chip 17, the current diffusion layer 5 of the upside to the reverse conductive layer 16 is removed in part. A p type semiconductor layer (from the barrier layer 3 to the cap layer 7) is formed by carrying out crystal growth, doping Zn, and the reverse conductive layer 16 of the reverse conductivity type is formed by changing a dopant into Si temporarily and carrying out crystal growth to it from Zn. The gate electrode 18 is formed in reverse conductive layer 16 top face which the upper current diffusion layer 5 was removed and was exposed, and gate voltage can be impressed now from the exterior. Moreover, the p lateral electrode 8 is formed in cap layer 7 top face, and the n lateral electrode 9 is formed under GaAs substrate 1, respectively.

[0037] If it is in the state where gate voltage is not impressed to the gate electrode 18 if it is in this light emitting device I, between the reverse conductive layer 16 and the current diffusion layers 5 under it serves as a reverse bias, and the reverse conductive layer 16 works as a high resistance layer near an insulating layer, and is in the state where there is no current in \*\*\*\*\* flow. For this reason, as shown in drawing 11 (a), like a dam, the charge poured in from the p lateral electrode 8 is dammed up by the reverse conductive layer 16, is diffused in the cross-sectional longitudinal direction of the current diffusion layer 5, and is accumulated in reverse conductive layer 16 top face. Then, if forward gate voltage is impressed to the gate electrode 18, the reverse conductive layer 16 will turn into a lower resistance layer, and will serve as conductivity. The charge accumulated in reverse conductive layer 16 top face as the work same with the gate ON signal having been impressed to the thyristor was shown and it was shown in drawing 11 (b) is poured in at a stretch in the state where it was spread in the longitudinal direction at a barrier layer 3. As a result, in almost all the fields of a barrier layer 3, a charge flows in at a stretch, and the luminous efficiency and the maximum optical output of the light emitting device I can be heightened.

[0038] In addition, since the reverse conductive layer 16 will work as a lower resistance layer if it changes into the state where gate voltage was impressed if it is in this light emitting device I, the charge poured in from the p lateral electrode 8 is not accumulated in reverse conductive layer 16 top face. For this reason, an inrush current flows into a barrier layer 3 from the p lateral electrode 8, without being spread in a longitudinal direction, and as shown in drawing 11 (c), a current comes to be poured in only near the barrier layer 3 field of p lateral electrode 8 directly under. Therefore, it is desirable to impress pulse form voltage to the gate electrode 18, and to use as the pulse light source.

[0039] Moreover, after carrying out crystal growth of the semiconductor chip 17, doping an impurity if it is in formation of the reverse conductive layer 16 it not only carrying out crystal growth, but, it is good also by performing an ion implantation. If an ion implantation will be

carried out, there is an advantage that crystal growth can be easily performed as a single is easily removable.

[0040] Moreover, although a graphic display is not carried out, it is good for the light emitting device which has current stricture structure like the light emitting device E and the light emitting device G also as making a reverse conductive layer form. Since a current can be made to fully pour into the field of the barrier layer 3 corresponding to a light-emitting window, especially a central region also in this case, it cannot be overemphasized that effectiveness is also large at the point of raising luminous efficiency more and making ring luminescence canceling.

[0041] In each above example, although explained using the p type semi-conductor layer (from the barrier layer 3 to the cap layer 7), a light emitting device can also be formed using a n type natural semi-conductor layer. Moreover, although the high resistance layer 6 and the reverse conductive layer 16 are formed in the current diffusion layer 5, if it is not necessary to necessarily prepare in the current diffusion layer 5 and prepares between the barrier layers 3, such as current diffusion layer 5 an upside or the bottom, and the cap layer 7, the current poured in from the p lateral electrode 8 can be diffused in a cross-sectional longitudinal direction. Moreover, although the effectiveness of the high resistance layer 6 or the reverse conductive layer 16 can be heightened more by forming the current diffusion layer 5, there is not necessarily need of forming the current diffusion layer 5. Moreover, it is good also as establishing caudad current stricture structure, such as forming an insulating layer 13 in the lower clad layer 2 etc., rather than a barrier layer 3.

[0042] Thus, if it is in this invention, moreover, a small light emitting device with a large output can be offered with high luminous efficiency. If it is in some which have especially current stricture structure, it can be considered as the light emitting device of the high-output diameter of minute luminescence. Therefore, highly efficient Optical Apparatus Sub-Division which has high resolution can be offered by using such a light emitting device. The example is explained below.

[0043] Drawing 12 is the explanatory view showing the outline of the optical distance sensor J in which the semi-conductor light emitting device 21 of this invention was used. This optical distance sensor J consists of the floodlighting section which consists of the light emitting device 21 and collimate lens 22 of this invention, and a light sensing portion which consists of a light-receiving lens 23 and a location sensing element 24.

[0044] Moreover, drawing 12 expresses the case where the level difference q of the irregularity which an object 25 has by the distance-robot J concerned is measured. After light emitted from the semi-conductor light emitting device 21 is parallel-beam-ized with a collimate lens 22, it is irradiated on an object 25, generates the beam spots [ SP / SP and / 2 ] 1, and carries out image formation of the reflected image of the beam spots [ SP / SP

and / 2 ] 1 on the location sensing element 24, respectively. These image formation positions can be detected with the signal line 26 of the location sensing element 24, and the signal ratio obtained by 27, and a level difference  $q$  is computed using the principle of triangulation from the amount of location gaps.

[0045] The semi-conductor light emitting device 21 of this invention is high power, and is the thing of the diameter of minute luminescence. Since there is a 350-micrometer angle grade as for the usual light emitting diode, i.e., the emission face product of the light Although long-distance detection and detection of high degree of accuracy are difficult, if they use the semi-conductor light emitting device 21 by this invention for such a distance sensor J, long-distance detection can be possible for them, and moreover its beam spot diameter can be small, and they can raise resolution. If laser diode is used, detection of high degree of accuracy will be attained by a long distance, but in order to use a laser beam, there is a problem by the safety aspect. On the other hand, it is if the high power of structure like the semi-conductor light emitting device 21 of this invention and the light emitting diode of the diameter of minute luminescence are produced, It can detect also by a long distance and, moreover, a safe component also with a small beam spot diameter and high resolution can be obtained.

[0046] Drawing 13 is the perspective view showing the bar code reader K using the semi-conductor light emitting device 31 by this invention. This bar code reader K consists of the scanner motor 34 made to rotate the semi-conductor light emitting device 31, the floodlighting side condenser lens 32, the rotating polygon 33, and the rotating polygon 33 with constant speed in the fixed direction, a uniform scanning lens 35, a light-receiving side condenser lens 36, and a photo detector 37.

[0047] A deer is carried out, after the light emitted from the semi-conductor light emitting device 31 is scanned horizontally and is uniform-velocity-ized with the uniform scanning lens 35 while passing along the floodlighting side condenser lens 32 and being reflected by the rotating polygon 33, it is condensed on a bar code 38 and it has a bar code 38 top scanned. Furthermore, it is condensed on the photo detector 37 with the light-receiving side condenser lens 36, the reflected light from a bar code 38 is detected, and a bar code signal is acquired.

[0048] [ in / such a bar code reader K ] supposing it condenses on the bar code of 250mm beyond with a condenser lens with a focal distance of  $f = 15\text{mm}$  using the conventional LED (400 micrometers of diameters of luminescence) of a surface light mold Because of the badness of the condensing nature, the beam diameter on a bar code becomes large at about 6.7mm or more, and a bar code (generally minimum line width is 0.2mm) cannot be read at all.

[0049] On the other hand, if it is in the bar code reader K using the semi-conductor light emitting device 31 by this invention Since-izing of the diameter of luminescence can be carried out [ the diameter of minute luminescence ] to about 10 micrometers, even when it is made to condense on the same conditions, the beam diameter on a bar code can be



extracted to below the minimum line width (a little less than 0.2mm) of a bar code, and a bar code can be read.

[0050] It is optical coupling equipment which is shown in drawing 14 , and, specifically, it is the plane configuration mold photo coupler L using the semi-conductor light emitting device 41 by this invention as the light source. As for this photo coupler L, die bonding of the semi-conductor light emitting device 41 and the semiconductor photo detector 42 is carried out to a leadframe 44 and 45, respectively. Wirebonding is carried out to still more nearly another leadframe 43 and 46, in the state, in transparent epoxy resin 47, it is closed and the opaque resin layer 48 is formed in the surface of transparent epoxy resin 47. Generally, although a photo coupler has many things of the configuration where the light emitting device and the photo detector met, as for this plane configuration mold photo coupler L, it has been the description that the light emitting device 41 and the photo detector 42 are arranged on the same flat surface.

[0051] Since shaping can be done simply in the case of such a plane configuration mold photo coupler L, production becomes easy, but the point that high coupling efficiency is not acquired unless it enlarges luminescence intensity is a problem. In the such-shaped photo coupler L, since luminescence of high power [ direction / rather than / which used the light emitting device 41 concerning this invention ] is obtained using the conventional semi-conductor light emitting device, high coupling efficiency can be acquired. Moreover, transparent epoxy resin 47 is fabricated in the shape of an ellipse ball, and since the diameter of luminescence is small if the light emitting device 41 by this invention is used in this case although coupling can be carried out efficiently when the light emitting device 41 and the photo detector 42 are arranged so that it may come to each focus of an ellipse ball, higher coupling efficiency can be acquired.

[0052] Projector M is explained to drawing 15 as an example of luminescence equipment. While carrying out die bonding of the semi-conductor light emitting device 51 of this invention on one leadframe 52, where wirebonding is carried out to the leadframe 53 of another side, by closure resin 54, such as transparent epoxy resin, carry out low voltage casting of this projector M to a predetermined configuration, and it is closed. It is constituted by the appearance of the letter of an angle block as a whole. While the FURENERU mold plate-like lens 55 which arranged many annular lens units concentrically is really formed in the surface of closure resin 54 The AGO section 56 a little higher than the same height as the FURENERU mold plate-like lens 55 or the FURENERU mold plate-like lens 55 is protruded on surface both sides, and the FURENERU mold plate-like lens 55 is protected by the AGO section 56.

[0053] In the case of this projector M, the semi-conductor light emitting device 51 is high luminous efficiency, since it moreover has a minute luminous region, the directional characteristics of light narrow-ize with the FURENERU mold plate-like lens 55, an output is strong and a narrow beam is obtained also in a long distance. For example, when the FURENERU mold plate-like lens 55 is the focal distance of  $f = 4.5\text{mm}$ , and lens  $3.5\text{mm}$  in

6

diameter and the light-emitting window of the semi-conductor light emitting device 51 is 20 micrometers in diameter, the beam diameter in the distance of 1m is about 4mm in diameter. However, in the usual light emitting diode (namely, thing whose emission face product of the light is a 350-micrometer angle grade) used conventionally, since it spreads to about 70mm in diameter, a big merit is obtained by producing Projector M using the semi-conductor light emitting device 51 by this invention.

[Effect of the Invention] If it is in the 1st semi-conductor light emitting device by this invention, by preparing the high resistance layer in the semi-conductor layer between a barrier layer and a surface electrode, a cross-sectional longitudinal direction can be made to be fully able to diffuse an inrush current, without thickening thickness, and a large current can be poured into all the fields of a barrier layer. Therefore, high luminous efficiency and a high-output high light emitting device can be offered, without being able to make the good semi-conductor layer of the crystal structure form, and spoiling dependability.

[0054] Since the poured-in current will flow through the field where a high resistance layer does not exist if a high resistance layer is prepared at this time so that the partial field of the current route between a surface electrode and a barrier layer may be crossed, the electric resistance between a surface electrode and a rear electrode can be made smaller. For this reason, a bigger current is poured in and luminous efficiency can be raised further.

[0055] Furthermore, it can prevent that the current directly under a current injection region of a surface electrode poured in from the surface electrode when deciding the whole or to prepare in part at least flows through a high resistance layer into a barrier layer straightly, and a current can be made to pour in to a light-emitting window and a corresponding active layer region. Therefore, the luminous efficiency of a light emitting device can be raised further. Since a current can be made to pour even into the core of a luminous layer and a corresponding active layer region if it is in the light emitting device which has current structure especially, what is called ring luminescence can be canceled and a uniform luminous region can be obtained.

[0056] If it is in the 2nd light emitting device of this invention, the charge poured in from the surface electrode is diffused in a cross-sectional longitudinal direction, and is accumulated in a reverse conductive layer top face by the reverse conductive layer of the reverse conductivity type formed in the semi-conductor layer between a barrier layer and a surface electrode. At this time, if voltage is independently impressed to a reverse conductive layer, a reverse conductive layer will change to a lower resistance layer, and the charge accumulated in the state where it was spread in the longitudinal direction is poured in at a stretch at a barrier layer. Therefore, high luminous efficiency and a high-output high light emitting device can be offered, without being able to make the cross-sectional horizontal method diffuse an inrush current enough, and spoiling dependability by a thin reverse conductive layer.

[0057] Moreover, since a current can be poured into the field of the barrier layer corresponding to a light-emitting window by considering it as the light emitting device of

current structure, luminous efficiency can be raised further.

[0058] Since you can make it emitted to the exterior from the surface electrode side by reflecting the light emitted to the substrate side from the barrier layer with a multilayer reflecting film if a multilayer reflecting film is furthermore prepared between a substrate and a barrier layer, luminous efficiency can be raised further.

[0059] Moreover, it can be made to high-resolution-size by using these semi-conductor light emitting devices for luminescence equipment, optical detection equipment, optical-information-processing equipment, or optical coupling equipment.

---

[Translation done.]

Translation/wy

## German Patent and Trademark Office

German Patent and Trademark Office

D-80297 Munich

TER MEER  
STEINMEISTER & Partners GbR  
Patent Attorneys  
Mauerkircherstrasse 45  
D-81679 Munich

Date: April 21, 2005  
Phone: (089) 2195 - 3481  
Serial No. 103 44 325.8-33  
Applicant: Epistar Corp.  
Your Ref.: EPI 2003 - Wa/bb

**Request for Examination, day of payment: September 24, 2003.**

**Amendment dated , received on**

Examination of the above-identified patent application has revealed the result indicated below. A response is due within a period of

six months

upon receipt of this Office Action.

Any documents filed along with the Response (e.g. patent claims, specification, parts of the specification, drawings) are required in duplicate each on separate sheets. Only one copy of the Response itself is needed.

If the patent claims, the specification or the drawings are amended during the examination procedure, Applicant is requested - unless these amendments are proposed by the Patent Office - to individually mark the passages in the originally filed documents disclosing the features described in the new documents.

The numbering of the citations which are mentioned hereinbelow for the first time will be adhered to in the rest of the procedure:

p.t.o.

**Note on the possibility of branching off a utility model application:**

The Applicant of a patent application effectively filed in the Federal Republic of Germany after January 1, 1987, may file a utility model application relating to the same subject-matter and at the same time claiming the filing date of the prior patent application. Such a branched-off utility model application (Section 5 of the Utility Models Act) may be filed within a period of 2 months from the end of the very month in which the patent application became abandoned on account of a legally valid rejection, voluntary withdrawal or fictive withdrawal, when opposition proceedings were terminated or - in case a patent is granted - when the time-limit for appealing the decision of grant lapsed to no effect. Detailed information on the requirements to be met by a utility model application, including the branching off, is provided by the "Merkblatt für Gebrauchsmusteranmelder (G8181)" (Leaflet for Utility Model Applicants) which can be obtained free of charge from the Patent Office and in the Public Inspection Hall in the Patent Office.

- (1) JP 8-32 111 A**
- (2) US 6 066 862 A**
- (3) US 5 789 768 A**

Examination is being carried out on the original documents, received September 24, 2003, in particular claims 1 to 12.

The subject-matter of the present claim 1 is judged as follows vis-à-vis the prior art:

Document (1) (cf Figs. 1 and 2 and their descriptions) discloses a LED comprising:

- a substrate (1),
- which has a first electrode (9) provided thereunder, and
- on which the following layers are formed in the order indicated below:
- a first cladding layer (2),
- an active layer (3),
- a second cladding layer (4) and
- a second electrode (8),

wherein the following layers are formed between the second cladding layer (4) and the second electrode (8):

- a buffer layer (6) having a high specific resistivity (cf the Abstract) higher than that of at least one of the layers concerning the first cladding layer (2), the active layer (3) or the second cladding layer (4); (a person skilled in the art implies this when reading the term "high resistivity layer"),
- a contact layer (5) formed thereover and
- a transparent conductive layer (7) formed thereover.

Please note that each layer is transparent as long as it is not indicated for which radiation, so that this feature applies also to layer (7) although it is not transparent to the radiation emitted in the active layer. Since the subject-matter of the present claim 1 owns no additional features, it thus lacks novelty and is not patentable.

Furthermore a LED is known from Document (2) (cf Fig. 2 in connection with its description), comprising:

- a substrate (200),
- which has a first electrode (box below not designated) provided thereunder, and
- on which the following layers are formed in the order indicated below:
  - a first cladding layer (201),
  - an active layer (202),
  - a second cladding layer (203 = upper cladding layer) and
  - a second electrode (box above, not designated),

wherein the following layers are formed between the second cladding layer (203 = upper cladding layer) and the second electrode:

- a buffer layer (203 = high resistivity layer) having a high specific resistivity (cf col. 2, lines 54-63) higher than that of at least one of the layers concerning the first cladding layer, the active layer or the second cladding layer (cf also col. 2, line 64, to col. 3, line 4), and
- a contact layer formed thereover (203 = ohmic contact layer).

Accordingly, the subject-matter of claim 1 is distinguished from that of Document (2) only by the transparent conductive layer which is missing in Document (2).

However, the LED according to Document (2) has the drawback that it emits light also under the second contact, this light being absorbed by the second contact. Document (3) shows how this can be prevented. One of the solutions (Fig. 5A) resides in removing the contact layer (58) under the contact (62) and forming a transparent layer of good conductivity on the contact layer (58) (cf also col. 4, lines 45-58, of Document (3)). It is obvious to a person skilled in the art to use the improvement disclosed in Document (3) also for the LED disclosed in Document (2). Consequently, he will omit the contact layer (203 = ohmic contact layer) in Fig. 2 of Document (2) under the second contact and will provide a transparent conductive layer on the contact layer. In doing so, he will arrive at the subject-matter of claim 1 and also of claim 3 by an obvious combination of Documents (2) and (3) so that that these claims are not allowable.

The features of claim 2 are comprised in claim 1 so that claim 2 which merely repeats features should be deleted anyway.

Both according to Document (1) (cf paragraph 21) and Document (2), the active layer comprises AlGaInP so that the feature of claim 4 involves no inventive step.

A multi-quantum well structure is known from Fig. 3 of Document (2) so that the subject-matter of claim 5 involves no inventive step either.

According to Document (1), the high resistivity layer (6) comprises AlGaAs (cf para. 21 in conjunction with para. 23) so that the subject-matter of claim 6 lacks novelty.

This applies also to the subject-matter of claim 7 because according to Document (1) the contact layer (5) comprises AlGaAs (para. 21).

According to Document (3), the transparent conductive layer comprises indium tin oxide (ITO) (cf col. 4, lines 59-61) so that the features of claim 8 involve no inventive step.

Claim 9 repeats some features of claim 6 and adds a few further features. As explained in connection with claim 6, the buffer layer according to Document (1) comprises AlGaAs so that neither the feature of claim 9 involves an inventive step.

The feature of claim 10 is known both from Document (1) (para. 21) and Document (2) (Fig. 2) so that it does not involve an inventive step.

A LED having a DBR reflector (12, para. 30) is known from Fig. 5 of Document (1). Since this LED also owns the features of claim 1, the subject-matter of claim 11 lacks novelty and thus is not patentable at least when subordinated to claim 1.

**TER MEER STEINMEISTER & PARTNER GbR**

This applies also to the subject-matter of claim 12 because the DBR reflector is composed of layers comprising AlAs and AlGaAs (para. 30). Also Document (3) describes a DBR reflector comprising AlGaInP or AlGaAs (para. 5, lines 32-42).

To summarize, it is to be noted that at present the Examiner is unable to see any matter in the rest of the documents which involves an inventive step. Under these circumstances the grant of a patent is not possible. The Applicant rather must expect the application to be rejected.

Examiner for class H01L

Dr.rer.nat. Zebisch

Extension: 2002

Encls.:

Photocopies of 3 citations.



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**